

[First Hit](#)    [Previous Doc](#)    [Next Doc](#)    [Go to Doc#](#)**End of Result Set** [Generate Collection](#) [Print](#)

L11: Entry 9 of 9

File: DWPI

Nov 25, 2004

DERWENT-ACC-NO: 2005-003514

DERWENT-WEEK: 200510

COPYRIGHT 2005 DERWENT INFORMATION LTD

TITLE: Resist pattern formation method for formation of circuit pattern on semiconductor substrate, involves forming overhanging resist patterns by pressing resist layers using mold and shaping side walls of resist patterns by etching

PATENT-ASSIGNEE: MURATA MFG CO LTD (MURA)

PRIORITY-DATA: 2003JP-0130301 (May 8, 2003)  [Search Selected](#) [Search ALL](#) [Clear](#)

## PATENT-FAMILY:

| PUB-NO  | PUB-DATE          | LANGUAGE | PAGES | MAIN-IPC    |
|---|-------------------|----------|-------|-------------|
| <input type="checkbox"/> <u>JP 2004335775 A</u> | November 25, 2004 |          | 008   | H01L021/027 |

## APPLICATION-DATA:

| PUB-NO        | APPL-DATE   | APPL-NO        | DESCRIPTOR |
|---------------|-------------|----------------|------------|
| JP2004335775A | May 8, 2003 | 2003JP-0130301 |            |

INT-CL (IPC): G03 F 7/26; H01 L 21/027 

ABSTRACTED-PUB-NO: JP2004335775A

## BASIC-ABSTRACT:

NOVELTY - A method involves forming a resist layer (2) having large etching rate and a resist layer (3) having small etching rate sequentially on a ceramic substrate (1). The resist layers are pressed using a mold (5) so as to form overhanging resist patterns (7) on the substrate. The side walls of resist patterns are etched to form concave shape.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also included for a formation method of circuit pattern using the resist pattern by lift-off process.

USE - For forming resist pattern used for forming circuit pattern on semiconductor substrate in manufacture of surface acoustic wave filter, surface acoustic wave resonator used in electronic device such as mobile telephone.

ADVANTAGE - Enables forming highly precise circuit pattern using the resist pattern.

DESCRIPTION OF DRAWING(S) - The figure shows resist pattern formation process.

}

ceramic substrate 1

resist layers 2,3

mold 5

overhanging resist patterns 7

ABSTRACTED-PUB-NO: JP2004335775A

EQUIVALENT-ABSTRACTS:

CHOSEN-DRAWING: Dwg.1/4

DERWENT-CLASS: A89 G06 L03 P84 U11

CPI-CODES: A12-E07C; A12-L02B2; G06-C14; G06-D06; G06-E; L04-C06; L04-C06B1;

EPI-CODES: U11-C04A1B;

[Previous Doc](#)

[Next Doc](#)

[Go to Doc#](#)

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-335775

(P2004-335775A)

(43) 公開日 平成16年11月25日(2004.11.25)

(51) Int.Cl.<sup>7</sup>  
**H01L 21/027**  
**G03F 7/26**

F 1  
**H01L 21/30**   **502D**  
**G03F 7/26**   **513**  
**H01L 21/30**   **573**

テーマコード (参考)  
**2H096**  
**5FO46**

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21) 出願番号  
(22) 出願日

特願2003-130301 (P2003-130301)  
平成15年5月8日 (2003.5.8)

(71) 出願人 000006231  
株式会社村田製作所  
京都府長岡市天神二丁目26番10号  
(72) 発明者 萩 敏夫  
京都府長岡市天神二丁目26番10号  
株式会社村田製作所内  
(72) 発明者 大江 秀明  
京都府長岡市天神二丁目26番10号  
株式会社村田製作所内  
F ターム (参考) 2H096 AA27 BA01 BA09 KA02 KA25  
5FO46 AA28 NA03

(54) 【発明の名称】 レジストパターンの形成方法および配線パターンの形成方法

## (57) 【要約】 (修正有)

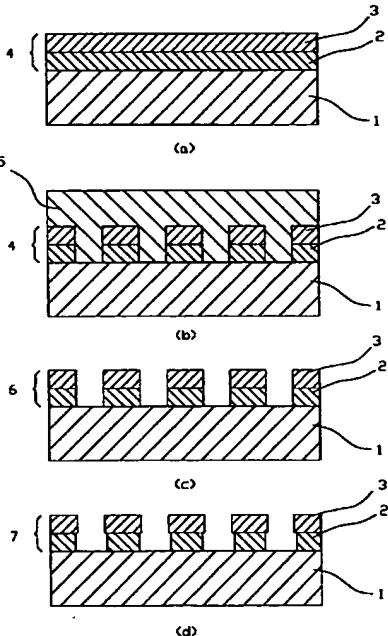
【課題】電子部品の高性能化に対応した高精度な微細レジストパターンの形成方法および配線パターンの形成方法を提供する。

【解決手段】少なくとも基板1上に、基板側第一のレジスト層を相対的にエッティング速度が大きいレジスト層2と、表層側第二のレジスト層に相対的にエッティング速度が小さいレジスト層3とを備える。形成するパターンに対応した凸部をモールド面に有するモールドをレジスト層にプレスし、プレスされたレジスト層をエッティング処理することにより、凹部の側壁がオーバーハンプ形状のレジストパターン7が形成される。形成されたレジストパターン7を用いて、リフトオフ法により配線パターンを形成する。

【効果】製造コストの大幅な上昇させることなく電子機器の高性能化に対応した高精度な微細レジストパターンおよび配線パターンを形成することができる。

【選択図】

図1



**【特許請求の範囲】****【請求項 1】**

基板を用意する工程と、

前記基板上に少なくとも 2 層のレジスト層を形成するにあたって、前記基板側第一のレジスト層を相対的にエッチング速度が大きい材料で、表層側第二のレジスト層を相対的にエッチング速度が小さい材料で形成する工程と、

形成するパターンに対応した凸部をモールド面に有するモールドを、前記レジスト層の表層側から前記凸部の先端が少なくとも前記第一のレジスト層に至るまでプレスし、前記レジスト層が前記凸部に対応する凹部を含むように成形する工程と、

前記凹部を含むレジスト層をエッチング処理することにより、前記レジスト層の凹部の側壁をオーバーハンギング形状に形成する工程とを備えることを特徴とするレジストパターンの形成方法。 10

**【請求項 2】**

前記第一のレジスト層がポリイミド系樹脂で構成され、前記第二のレジスト層がフェノール系樹脂で構成されていることを特徴とする、請求項 1 に記載のレジストパターンの形成方法。

**【請求項 3】**

請求項 1 または 2 に記載のレジストパターンの形成方法により形成されたレジストパターンを用いて、リフトオフ法により前記基板上に配線のパターンを形成する工程を備えることを特徴とする配線パターンの形成方法。 20

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

本発明は、微細パターンの形成方法、特にインプリント法を用いて、セラミックス基板、または半導体基板上に形成されるレジストパターンの形成方法および配線パターンの形成方法に関する。

**【0002】****【従来の技術】**

近年、携帯電話や移動体通信の発展に伴い、圧電基板に所望の金属膜パターンが形成された弹性表面波素子が、弹性表面波フィルターや弹性表面波共振子として盛んに利用されている。その中で、弹性表面波素子における高周波化への対応には、その金属膜の薄膜化、また金属膜パターンの微細化が必要となる。 30

**【0003】**

この微細な金属膜パターンの形成法としては、フォトリソグラフィー技術を用いたパターン形成法が一般に展開されている。

**【0004】**

一方、基板に塗布した感光性レジストを所定のフォトマスクを介して露光し、現像処理することにより、微細なレジストパターンを形成し、その後、基板および形成された微細なレジストパターン上に金属膜を形成し、次に溶剤等により感光性レジストを除去することにより、不要な金属膜を除去するリフトオフ工法と呼ばれる微細な金属膜パターンを形成する手法がある。 40

**【0005】**

しかし、フォトリソグラフィー技術を用いるこの手法は、そのプロセスから高価な装置を必要とするとの課題があった。

**【0006】**

そこで、微細なパターンの形成方法として、基板上に形成したレジスト膜に、凹凸パターンが形成された型をプレスし、形成されたレジストの凹凸パターンに、紫外線を照射し、それにより、レジスト膜に変性部と非変性部を選択的に形成することでレジストのパターンを形成する製造方法が提案されている（例えば特許文献 1 参照）。

**【0007】**

10

20

30

40

50

**【特許文献1】**

特開2002-158192号公報

**【0008】****【発明が解決しようとする課題】**

しかしながら、上記した従来技術による微細パターンの形成法においては、以下の問題点が存在する。

**【0009】**

特許文献1においては、図4に示すように、基板12上に紫外線照射により変性を生じるレジスト層13を形成する。次に、レジスト層13上にプレスによって成型加工が容易なレジスト層14を形成する。次に、断面が凹凸形状した型をプレスすることで、レジスト層14に凹凸パターンを形成する。  
10

**【0010】**

次に、形成された凹凸パターンに紫外線照射を行うことにより、レジスト層14の凹部15から紫外線が透過し、その下層レジスト層13に変性部16が生じる。一方、レジスト層14の凸部17の下層は、紫外線が到達することなく非変性部18となる。

**【0011】**

その後、ウェットエッチングすることにより、レジスト層14を除去した後、レジスト層13の変性部16をウェットエッチングすることにより除去する。

**【0012】**

以上により、基板12上には、非変性部18が残り、レジストパターンが形成される。  
20

**【0013】**

しかし、この紫外線照射による非変性部の形成は、先に形成された凹凸のレジストパターンの形状バラツキによる影響およびその紫外線照射の影響により、形成される非変性部の形状が安定しないとの課題を有する。

**【0014】**

これは、ウェットエッチングによる不要なレジストの除去後に形成されるレジストパターンの形状が安定しないとの課題を有することになる。

**【0015】**

リフトオフ法による金属膜パターン形成においては、このレジストパターンの形状の安定性が重要であり、結果として安定した金属膜パターンの形成が困難であるとの課題を有する。  
30

**【0016】****【課題を解決するための手段】**

上記問題を解決すべく本発明のレジストパターンの形成方法は、基板を用意する工程と、基板上に少なくとも2層のレジストを形成するにあたって、基板側第一のレジスト層を相対的にエッチング速度が大きい材料で、表層側第二のレジスト層を相対的にエッチング速度が小さい材料で形成する工程とを備えるレジストパターンの形成方法である。更に、形成するパターンに対応した凸部をモールド面に有するモールドを、レジスト層の表層側から凸部の先端が少なくとも第一のレジスト層に至るまでプレスし、レジスト層が凸部に対応する凹部含むように成形する工程と、凹部を含むレジスト層をエッチング処理することにより、レジスト層の凹部の側壁をオーバーハンギング形状に形成する工程とを備えることを特徴とする。  
40

**【0017】**

また、第一のレジスト層がポリイミド系樹脂で構成され、第二のレジスト層がフェノール系樹脂で構成されていることを特徴とする。

**【0018】**

また、本発明の配線パターンの形成方法は、上記に記載したレジストパターンの形成方法によって形成されたレジストパターンを用いて、リフトオフ法により基板上に配線パターンを形成する工程を備えることを特徴とする配線パターンの形成方法である。

**【0019】**

本発明の製造方法によって、製造コストの大幅な上昇をさせることなく、電子機器の高性能化に対応した高精度な微細レジストパターンおよび配線のパターンを形成することができる。

#### 【0020】

##### 【発明の実施の形態】

以下、本発明の実施例について添付図に基いて詳細に説明する。

#### 【0021】

図1は、本発明のレジストパターンの形成方法における一実施例の概略プロセスフローを示す。

#### 【0022】

先ず、図1(a)に示すように、基板1上に相対的にエッティング速度が大きい第一のレジスト層であるレジスト層2、例えば、ポリイミド系の熱可塑性樹脂であるポリメチルグルタルイミドからなる層を形成する。レジスト層2は、スピンドルコーター等を用いて、基板1にポリメチルグルタルイミドを膜厚が0.2μmになるように塗布し、次に、ポリメチルグルタルイミドの膜が形成された基板1を150℃に加熱したホットプレート上にて60秒加熱し、乾燥させることによって形成される。10

#### 【0023】

次に、常温に冷却後、レジスト層2上に相対的にエッティング速度が小さい第二のレジスト層であるレジスト層3、例えば、フェノール系樹脂である耐エッティング性を有するF1-S P2(富士フィルムアーチ製)からなる層を形成する。レジスト層3は、スピンドルコーター等を用いて、レジスト層2上にF1-S P2を膜厚が0.2μmになるように塗布し、次に、F1-S P2の膜が形成された基板1を90℃に加熱したホットプレート上にて60秒加熱し、乾燥させることによって形成される。これで、基板1上に2層構造のレジスト層4が形成される。20

#### 【0024】

次に、図1(b)に示すように、レジスト層4が形成された基板1をホットプレート上にて加熱した状態で、所望するパターンに対応した凸部を有するモールド5をレジスト層4側からプレスする。この時のプレス条件として、加熱温度を130℃、押付圧力を100MPa、押付時間を5分に設定するとよい。また、モールド5の凸部は、例えばS1基板に凸部を形成するが、モールド5の凸部の先端が少なくともレジスト層2まで至るように、レジスト層4の膜厚およびその後形成される金属膜(図示せず)を考慮し、最適な断面の凸部が設定される。レジスト層6において、凹部は基板1に達している。30

#### 【0025】

次に、図1(c)に示すように、常温に冷却後レジスト層4からモールド5を剥離する。モールド5によりプレスされたレジスト層4は、モールド5の凸部の形状に倣った形に凹部が成形されたレジスト層6が形成される。

#### 【0026】

次に、凹部が形成されたレジスト層6は、図1(d)に示すように、エッティング処理を施すことにより、エッティング速度が大きいレジスト層2が早くエッティングされ、凹部の側壁がオーバーハング形状のレジストパターン7に形成される。40

#### 【0027】

凹部の側壁がオーバーハング形状のレジストパターン7の形成は、基板1上に形成されたレジスト層6に対し、例えば、RIE(ドライエッティング)処理を施すことにより、その形成が可能である。

#### 【0028】

以下に、モールド5の凸部の先端が第一のレジスト層2に至るまでプレスされた時のRIE条件の詳細を述べる(図示せず)。内容については、図1に示した符号を用いる。また、このRIE処理条件は、モールド5のプレス状態により適切な条件が設定される。

#### 【0029】

所望の機能を有する真空装置内にレジスト層6が成形された状態の基板1をセットする。50

次に、真空装置内にアッシングガスとしてO<sub>2</sub>を90 sccm導入し、背圧を300 mtorrに制御する。投入電力を100Wとし、180秒程度RIE処理する。レジスト層6は、基板側のレジスト層2がポリイミド系樹脂、表層側のレジスト層3がフェノール系樹脂で構成されている。これにより基板側のレジスト層2が表層側のレジスト層3に相対比較し、より大きなエッチング速度を示す。そのため、RIE処理されたレジスト層6は、図1(d)に示すように、基板側のレジスト層2がよりエッチングされたオーバーハンギング形状のレジストパターン7が形成される。

#### 【0030】

以上により、基板1上に凹部の側壁がオーバーハンギング形状のレジストパターン7が形成される。

10

#### 【0031】

また、基板1上に形成されたレジスト層6に対し、ウェットエッチング処理を施すことにより、凹部の側壁がオーバーハンギング形状のレジストパターン7を形成することが可能である。

#### 【0032】

以下に、この凹部の側壁がオーバーハンギング形状のレジストパターンの形成方法の別な実施例として、ウェットエッチング処理の説明をする(図示せず)。内容については、図1に示した符号を用いる。

#### 【0033】

以下に示すウェットエッチング処理によるレジストパターン7の凹部の側壁がオーバーハンギング形状の形成条件は、モールド5の凸部先端が基板1上のレジスト層2に至るまでプレスされた状態を前提として示す。このモールド5のプレス状態により適切なウェットエッチング処理条件が設定される。

20

#### 【0034】

先ず、アルカリ溶液にレジスト層6を備えた基板1を浸漬させ、揺動させる。この時、アルカリ溶液としては、テオラメチルアンモニウムハイドロオキサイド2.38wt%溶液を用い、浸漬時間を120秒にすることが好ましい。レジスト層6は、基板側のレジスト層2がポリイミド系樹脂、表層側のレジスト層3がフェノール系樹脂で構成されている。これにより基板側のレジスト層2が表層側のレジスト層3に比較し、より大きなエッチング速度を示す。そのため、ウェットエッチング処理されたレジスト層6は、図1(d)に示すように凹部の側壁がオーバーハンギング形状のレジストパターン7が形成される。

30

#### 【0035】

この際、用いるアルカリ溶液は基板1に対するダメージが少ない溶液が選択されることが好ましい。

#### 【0036】

以上により、基板1上に凹部の側壁がオーバーハンギング形状のレジストパターン7が形成される。

#### 【0037】

更に、この凹部の側壁がオーバーハンギング形状のレジストパターン7の形成は、上記した実施例を組み合わせて形成してもよい。

40

#### 【0038】

また、前記したようにモールド5の凸部の先端部は、基板1に達することが好ましいが、達しなくても構わない。

#### 【0039】

図2に、モールド5の凸部の先端が基板1上に達しない位置にプレスされた時の本発明のレジストパターンの形成方法における実施例の概略プロセスフローを示す。

#### 【0040】

図2(a)に示すように、基板1上にレジスト層2、その上にレジスト層3が形成されたレジスト層8に、レジスト3側よりモールド5をプレスする。次に、図2(b)に示すように、レジスト層8からモールド5を剥離する。モールド5によりプレスされたレジスト

50

層8は、モールド5の凸部の形状に倣った形に成形されたレジスト層9が形成される。この時、モールド5の凸部の先端部が基板1に達しない状態でプレスされたことから、レジスト層9の凹部の下にレジスト層2が存在する。

#### 【0041】

次に、レジスト層9の凹部の下に存在する不要なレジスト層2を、R I E処理により除去し、その後、図2(c)に示すように、ウエットエッチング処理により凹部の側壁がオーバーハング形状のレジストパターン7を形成する。これらは、モールド5によりプレスされたレジスト層9の状態により、適切なエッチング処理条件が構成される。

#### 【0042】

また、レジスト層9は、3層以上のレジスト層により構成されてもよい。

10

#### 【0043】

次に、図3は、本発明の配線パターンの形成方法における一実施例の概略プロセスフローを示す。

#### 【0044】

先ず、図3(a)に凹部の側壁がオーバーハング形状のレジストパターン7を備える基板1を示す。この時、基板1の表面が汚染されている時には、この段階で洗浄を施すと良い。

#### 【0045】

次に、図3(b)に示すように、レジストパターン7を含む基板1上にレジストパターン7側から蒸着によって金属膜11を形成する。

20

#### 【0046】

金属膜11の形成は、例えば、レジストパターン7が形成された基板1をマルチソース対応のルツボを有する真空蒸着装置内にセットする。

#### 【0047】

次に、真空ポンプにより、真空蒸着装置内を真空状態とする。この時、真空蒸着装置内は、高真空ポンプにより $10^{-5}$ Pa台の圧力まで真空にすることが好ましい。

#### 【0048】

次に、電子ビーム蒸着法により、レジストパターン7を含む基板1上に金属膜11を形成する。その際、均一な膜厚分布が得られるように、基板1を5rpmの速度で自公転させることが好ましい。また、ルツボの上部にはシャッターが設けられ、所定の膜厚になるよう、その開閉により制御されている。

30

#### 【0049】

次に、図3(c)に示すように、レジストパターン7およびレジストパターン7上に形成された不要な金属膜11を剥離する。レジストパターン7および不要な金属膜11は、有機溶剤に浸漬、揺動することによりレジストパターン7を除去することにより、不要な金属膜11を除去する。この時、レジストパターン7がオーバーハング形状に形成されていることから、基板1上の金属膜11とレジストパターン7上の不要な金属膜11は不連続に形成されている。そのため、レジストパターン7の除去の影響を受けることなく、品質状態のよい配線パターンとなる金属膜11が基板1上に形成される。また、レジストパターン7の基板側のレジスト層2は、ポリイミド系の熱可塑性樹脂から構成されていることから容易に剥離が可能である。

40

#### 【0050】

このように本発明のインプリント法とエッチング処理を組み合せたレジストパターンの形成方法により、微細レジストパターンの形成方法を提供することができる。また、そのレジストパターンを用いて電子機器の高性能化に対応した高精度な配線パターンの形成方法を提供することができる。

#### 【0051】

##### 【発明の効果】

以上のような本発明のレジストパターンおよび配線パターンの形成方法によって、製造コストの大幅な上昇をさせることなく、電子機器の高性能化に対応した高精度な微細レジス

50

トパターンおよび配線のパターンを形成することができる。

【図面の簡単な説明】

【図1】本発明のレジストパターンの形成方法の一実施例を示す概略工程フロー図である。

【図2】本発明のレジストパターンの形成方法の別の実施例を示す概略工程フロー図である。

【図3】本発明の配線パターンの形成方法の一実施例を示す概略工程フロー図である。

【図4】従来技術により形成されたレジストパターンの概略断面図である。

【符号の説明】

1、12…基板

10

2、3、4、6、8、9、10、11、13、14…レジスト層

5…モールド

7…レジストパターン

11…金属膜

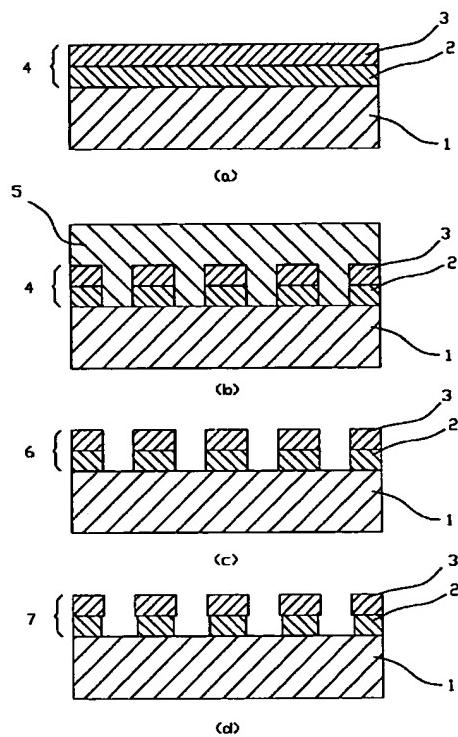
15…凹部

16…変性部

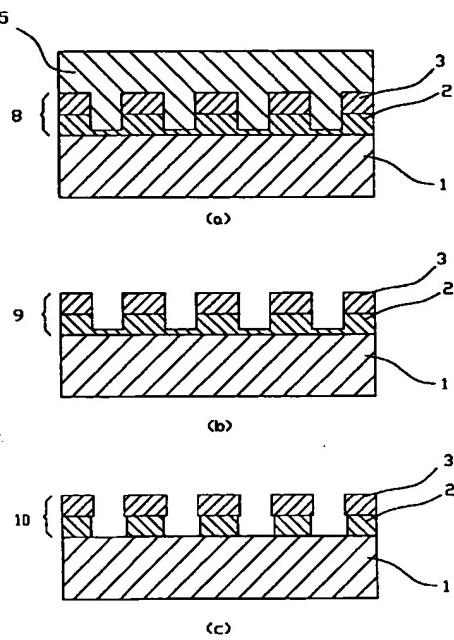
17…凸部

18…非変性部

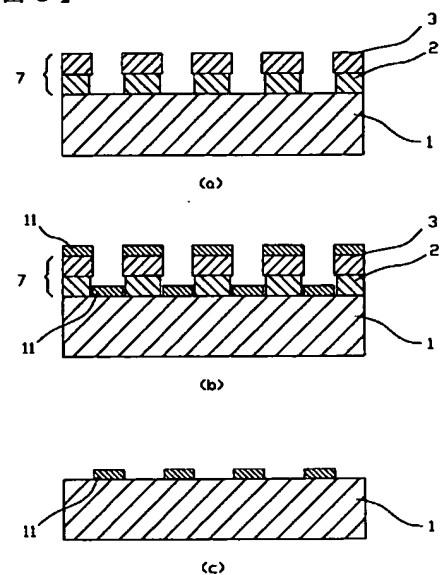
【図1】



【図2】



【図3】



【図4】

